

LIQUID CRYSTAL DISPLAY DEVICE AND ITS DRIVING METHOD

Patent Number: JP10339860
Publication date: 1998-12-22
Inventor(s): NAKAJIMA YASUSHI
Applicant(s): CASIO COMPUT CO LTD
Requested Patent: ☒ JP10339860
Application Number: JP19970163513 19970606
Priority Number(s):
IPC Classification: G02F1/133
EC Classification:
Equivalents:

Abstract

PROBLEM TO BE SOLVED: To obtain a device whose display quality is high by restraining the occurrence of disinclination by covering up an auxiliary capacitance electrode formed along the periphery of a picture element area with a picture element electrode through an insulating film.

SOLUTION: A gate line(including a gate electrode 25A) 25 and the auxiliary capacitance electrode 26 are pattern-formed of the same metal material on the front surface of a back transparent base plate 23. The gate insulating film 27 consisting of SiN, for instance, is formed to cover over the base plate 23, the gate line 25 and the electrode 26. In this device, the part of the nearly U-shaped electrode 26 formed along the periphery of the picture element area is covered up with the picture element electrode 29. Thus, electric field formed between the electrodes 26 and 29 is not formed above the electrode 29, so that the orientation of the liquid crystal molecules in the picture element area is not changed by the electric field.

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-339860

(43) 公開日 平成10年(1998)12月22日

(51) Int.Cl.⁶

G 0 2 F 1/133

識別記号

5 5 0

F I

G 0 2 F 1/133

5 5 0

審査請求 未請求 請求項の数 5 F D (全 8 頁)

(21) 出願番号

特願平9-163513

(22) 出願日

平成9年(1997)6月6日

(71) 出願人 000001443

カシオ計算機株式会社

東京都渋谷区本町1丁目6番2号

(72) 発明者 中島 靖

東京都八王子市石川町2951番地の5 カシ
オ計算機株式会社八王子研究所内

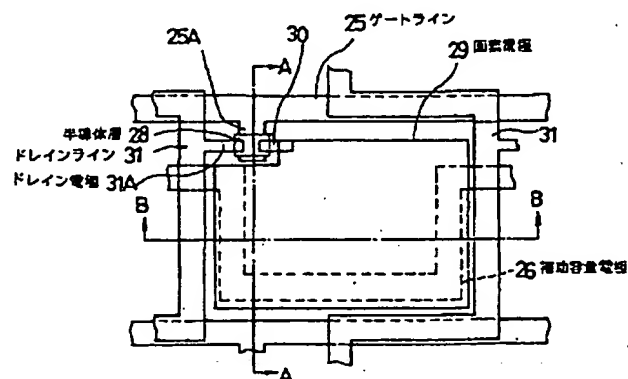
(74) 代理人 弁理士 杉村 次郎

(54) 【発明の名称】 液晶表示装置およびその駆動方法

(57) 【要約】

【課題】 ディスクリネーションの発生を抑制して表示品位の優れた液晶表示装置を提供する。

【解決手段】 画素領域の周囲に沿って形成された略コ
字形状の補助容量電極26を画素電極29で覆ってしまうことにより、補助容量電極26と画素電極29との間に横方向の電界が発生するのを抑制する。このような構造にすることで、画素領域に存在する液晶分子の配向状態を横方向電界で変更することがないため、ディスクリネーションの発生を抑制することができる。これにより、表示品位の高い液晶表示装置を実現することが可能になる。



BEST AVAILABLE COPY

(2)

【特許請求の範囲】

【請求項1】 画素領域の周囲に沿って形成される補助容量電極を、絶縁膜を介して画素電極で覆い尽くしたことを特徴とする液晶表示装置。

【請求項2】 画素領域の周囲に沿って形成される補助容量電極および信号線を、絶縁膜を介して画素電極で覆い尽くしたことを特徴とする液晶表示装置。

【請求項3】 前記信号線は、ゲートラインならびにドレインラインであることを特徴とする請求項2記載の液晶表示装置。

【請求項4】 画素電極と補助容量電極との間に形成される電界が前記画素電極の液晶側方向に回り込まないように前記画素電極を延在させたことを特徴とする液晶表示装置。

【請求項5】 補助容量電極に印加する電圧波形を、共通電極に印加する電圧波形に対して電圧値をシフトさせることにより前記補助容量電極と共通電極との間に縦電界を発生させることを特徴とする液晶表示装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は液晶表示装置およびその駆動方法に関し、さらに詳しくはディスクリネーションの発生を抑える液晶表示装置およびその駆動方法に関する。

【0002】

【従来の技術】従来、例えば図12に示すようなアクティブマトリクス駆動の液晶表示装置が知られている。また、図12のE-E断面およびF-F断面は、図15および図16のような構造になっている。図12は、その液晶表示装置の後透明基板7側の1画素部分の平面構造を示したものであり、薄膜トランジスタ（以下、TFTと称する）1、画素電極2、ゲートライン3、ドレインライン4、補助容量電極5などの配置を表している。後透明基板7側と前透明基板8側との対向面には、それぞれ配向膜9、10が形成されている。これら配向膜9、10には、図13に示すような方向にラビング処理が施されている。図13において実線の矢印は前透明基板8側の配向膜10に施されたラビングの方向であり、破線の矢印は後透明基板7の配向膜9に施されたラビングの方向を示している。なお、図14は、無電界時でのプレチルト角 α で基板7、8間に液晶14が配向している状態を示す断面図である。図15および図16において符号11は前透明基板8側に形成された共通電極、12はカラーフィルタ層、13はブラックマトリクスを示している。

【0003】

【発明が解決しようとする課題】しかしながら、このような液晶表示装置において、画素電極2と共通電極11

ら光が漏れる不良が見られることがある。これを拡大して観察すると、図12に示すようなディスクリネーションラインDLが発生していることがわかる。このディスクリネーションラインDLが発生した場合、特に高精細化に画素サイズが小さくなったり、高開口率化によりブラックマトリクス幅が細くなったことにより際立って目立つようになるという表示上の問題が生じる。

【0004】ここで、ディスクリネーションの発生のメカニズムについて説明する。図14に示すように、液晶分子は後透明基板側との界面に対し、2、3度のプレチルト角 α をもっている。ここに、画素電極2と共通電極11との間に電界が生じると、液晶分子はプレチルト角を持っている方から立ち上がり、液晶駆動される。ところが、TFT1が形成された後透明基板7側では、画素電極2の他、補助容量電極5、ゲートライン3、ドレインライン4といった信号電極などの配線が形成されているため、複雑な横方向電界（図中破線で示す）が生じている。特に、ディスクリネーションの発生の原因となる横方向電界としては、画素電極2と補助容量電極5との間に発生するものがある。ここで、液晶分子と横方向電界の方向に注目すると、図15に示す横方向電界の左側では液晶分子のプレチルト角と逆向きになっている。横方向電界の生じている場所では、液晶分子は電界に沿って配向するので、ラビング方向に従う液晶分子とは配向状態が逆になり、そこに境界が生じる。これがディスクリネーションラインDLであり、画素電極2の周囲に各ラインが接近して配置されていたり、配向規制力（アンカリング）が弱かったり、プレチルト角が小さすぎると発生し易く、表示画素内部に進入して表示不良となる。図16についても同様のことがいえる。一方、図15および図16に示すように、横方向電界の右側（ドレイン側）では、後透明基板7側の配向膜9の界面でラビングによる配向と横方向電界方向が一致しているため、ディスクリネーションは全く発生しない。

【0005】この発明が解決しようとする課題は、ディスクリネーションの発生を抑制した液晶表示装置を得るにはどのような手段を講じればよいかという点にある。

【0006】

【課題を解決するための手段】請求項1記載の発明は、画素領域の周囲に沿って形成される補助容量電極を、絶縁膜を介して画素電極で覆い尽くしたことを特徴としている。請求項1記載の発明においては、画素電極が補助容量電極を覆い尽くした構造であるため、画素電極の上側に補助容量電極との間に形成される電界が回り込むことを防止することができる。このため、液晶にディスクリネーションが発生するのを抑制することができる。

【0007】請求項2記載の発明は、画素領域の周囲に沿って形成される補助容量電極および信号線を、絶縁膜を介して画素電極で覆い尽くしたことを特徴としてい

容量電極および信号線と、の間に発生する電界が画素電極の上側に発生することを抑制することができる。

【0008】請求項3記載の発明は、前記信号線は、ゲートラインならびにドレインラインであることを特徴としている。

【0009】請求項4記載の発明は、画素電極と補助容量電極との間に形成される電界が前記画素電極の液晶側方向に回り込まないように前記画素電極を延在させたことを特徴としている。

【0010】請求項5記載の発明は、補助容量電極に印加する電圧波形を、共通電極に印加する電圧波形に対して電圧値をシフトさせることにより前記補助容量電極と共通電極との間に縦方向電界を発生させることを特徴としている。

【0011】請求項5記載の発明においては、補助容量電極と共通電極との間に縦方向電界を発生させることで横方向電界の発生を抑制することができ、液晶にディスクリネーションが発生するのを抑制することができる。

【0012】

【発明の実施の形態】以下、この発明に係る液晶表示装置およびその駆動方法の詳細を図面に示す実施形態に基づいて説明する。

（実施形態1）図1は、本発明に係る液晶表示装置の実施形態1における後透明基板側の1画素部分を示す平面図である。図2は図1のA-A線で液晶表示装置を切断した断面図、図3は図1のB-B線で液晶表示装置を切断した断面図である。

【0013】図中21は、液晶表示装置であり、前透明基板22側と後透明基板23側とを図示しないシール材を介して対向させ、間隙に液晶24を封止した構成である。なお、本実施形態においては、図示しないバックライトシステムが後方に配置されている。

【0014】まず、後透明基板23側の構成を図1～図3を用いて説明する。例えばガラスでなる後透明基板23の前面には、ゲートライン（ゲート電極25Aを含む）25および補助容量電極26が同一の金属材料でパターン形成されている。そして、後透明基板23、ゲートライン25および補助容量電極26を覆うように、例えばSiNでなるゲート絶縁膜27が形成されている。なお、本実施形態では、画素が所謂デルタ配列に配置されたものである。ゲートライン25としては、互いに例えば行方向に平行をなすように形成されている。また、補助容量電極26は、後記する画素電極29の3辺に沿うように、1画素領域内では略コ字形状をなすように形成されている。なお、補助容量電極26は、隣接する画素領域の補助容量電極26と一体的に連続して形成されている。さらに、ゲート絶縁膜27上には、ゲート電極25Aの上方に島状の例えばアモルファスシリコンでなる半導体層28がパターン形成されている。また、ゲート絶縁膜27上の画素領域には、図1に示すよう

に、略コ字状の補助容量電極26を覆い尽くすように略矩形的画素電極29が形成されている。この画素電極29には、半導体層28のソース側と接続するソース電極30が接続されている。また、ソース電極30と同一材料でなるドレインライン31が例えば列方向に略ジグザグ状に形成され、ドレインライン31からは、半導体層28のドレイン側に接続するドレイン電極31Aが延在して形成されている。これらの上には、オーバーコート膜32が形成されている。ただし、このオーバーコート膜32は、画素電極29のみを露出させるように窓開けされている。さらに、このような構成の後透明基板23側の前面に後配向膜33が形成されている。この後配向膜33には、図13に示す破線の矢印の方向にラビング処理が施されている。

【0015】例えばガラスでなる前透明基板22の後面には、前後透明基板22、23を貼り合わせた際に、ブラックマトリクス34が画素電極29に対応する領域を避けた領域に位置するように形成されている。また、前透明基板22とブラックマトリクス34との後面には、各画素に対応して所定の色配列でカラーフィルタ層35が形成されている。さらに、カラーフィルタ層35の後面には、ITOでなる透明な共通電極36が表示領域の全域に互って形成されている。この共通電極36の後面には、同じく表示領域の全域に互って前配向膜37が形成されている。この前配向膜37の後面には、図13において実線で示す矢印の方向にラビング処理が施されている。このような構成の前透明基板22側と上記した後透明基板23側とを配向膜どうしが対向し、かつカラーフィルタ層35と画素電極29とが対応するように配置し、図示しないシール材を介して貼り合わされ、液晶24が封止されることにより液晶表示装置21が構成されている。

【0016】本実施形態においては、画素領域の周囲に沿って形成された略コ字状の補助容量電極26の部分を画素電極29で覆い尽くしたことにより、図2および図3に示すように補助容量電極26と画素電極29との間に形成される電界が画素電極29の上方に形成されないため、画素領域内の液晶分子の配向は電界によって変更されることがない。なお、ゲートライン25と画素電極29との間、およびドレインライン26と画素電極29との間には横方向電界が発生するものの、この部分はブラックマトリクス34と重なる領域にあるため、表示にディスクリネーションの影響を与えることがない。

【0017】（実施形態2）図4～図6は、本発明に係る液晶表示装置の実施形態2を示している。図4は、本実施形態の液晶表示装置の後透明基板側の1画素部分を示す平面図である。図5は図4のC-C線で液晶表示装置を切断した断面図、図6は図4のD-D線で液晶表示装置を切断した断面図である。

【0018】本実施形態においては、図4に示すよう

(4)

に、画素電極29が、補助容量電極26、並びに信号線としてのドレインライン31およびゲートライン25を覆うように形成したものである。隣接する画素電極29においても、同様に補助容量電極26、ドレインライン31、ゲートライン25を覆うように形成されている。また、半導体層28およびドレインライン31を覆うように表示領域全域に形成されたオーバーコート膜32上に、図4に示したような配置で画素電極29が形成されている。なお、画素電極29と半導体層28のソース側とは、オーバーコート膜32に形成したコンタクトホール29Aを介して接続されている。本実施形態における他の構成は、上記した実施形態1と同様である。

【0019】本実施形態においては、図5および図6に示すように、画素電極29とゲートライン25との間、画素電極29とドレインライン31との間、画素電極26と補助容量電極26との間に、横方向電界が発生せず、液晶24側に回し込む電界が発生しないため、液晶分子の配向が横方向電界で変更されることがなく、表示領域全域でディスクリネーションの発生を抑制することができる。特に、本実施形態では、ゲートライン25、ドレインライン31などの信号配線をオーバーコート膜32で平坦に覆った後に、画素電極29でこれら信号配線を覆う構成としているため、段差が抑制でき、配向不良が発生しないという利点がある。

【0020】(実施形態3)次に、本発明に係る液晶表示装置の駆動方法である実施形態3を説明する。本実施形態で用いる液晶表示装置は図12に示すような構造を有する液晶表示装置を用いる。本実施形態では、例えば図7の電圧波形図に示すように、補助容量電極に印加する電圧波形と、共通電極に印加する電圧波形とを別に設定し、両電圧波形の位相を $\pi/2$ だけシフトさせることにより、補助容量電極と共通電極との間に縦方向電界を発生させるようにする。このようにして発生した縦方向電界により、画素電極2と補助容量電極5との間に生じる横方向電界の影響を抑制することができる。このため、横方向電界に起因するディスクリネーションの発生を抑制することが可能となる。

【0021】(実施形態4)図8は、本発明に係る液晶表示装置の駆動方法である実施形態4を示す電圧波形図である。本実施形態で用いる液晶表示装置も上記実施形態3と同様に図12に示すような液晶表示装置を用いている。本実施形態では、例えば図8に示すように、補助容量電極5に印加する電圧と、共通電極に印加する電圧波形とを別に設定し、補助容量電極5の電圧が共通電極の電圧より常に10V低くなるように設定して、両電圧波形が同位相となるようにする。このようにすることにより、本実施形態においても、補助容量電極と共通電極との間に縦方向電界を発生させることができる。このようにして発生した縦方向電界により、画素電極2と補助容量電極5との間に生じる横方向電界の影響を抑制す

ることができる。このため、横方向電界に起因するディスクリネーションの発生を抑制することが可能となる。

【0022】図9および図10は、テスト液晶セルを用いて行ったディスクリネーションに関する実験データを示している。図9は、画素電極の電圧と横方向電界を $\pm 5V$ に固定し、図11に示すように画素電極Pの周囲に形成した配線部Lと共通電極間の縦方向電界を $\pm 0 \sim \pm 10V$ まで変化させたときのディスクリネーションサイズDSであり、図10はそのときのディスクリネーション消失時間を示している。図9および図10から判るように、補助容量電極の場合に相当する縦方向電界0Vの時にディスクリネーションが最もひどく、縦方向電界が強くなるに従いディスクリネーションが抑えられている。このような結果から、補助容量電極に与える電圧波形を変更することにより、横方向電界が抑えられ、ディスクリネーションの発生を防ぐという効果が得られ、高開口率化や高精細化が進んでも表示品位の高い液晶表示装置を実現することが可能となる。上記実施形態3、4における液晶表示装置の構造は、図1、4のような構造でもよい。

【0023】以上、実施形態1～実施形態4について説明したが、本発明はこれら限定されるものではなく、構成の要旨に付随する各種の変更が可能である。例えば、上記した各実施形態では、画素配置がデルタ配列であったが、他の画素配列でも同様の作用・効果を得ることができる。また、液晶表示モードは、言うまでもなく各種のモードを採用することが可能であり、透過型、反射型の両方に本発明を適用することができる。

【0024】

【発明の効果】以上の説明から明らかなように、この発明によれば、ディスクリネーションの発生を抑制して表示品位の高い液晶表示装置を実現するという効果を奏する。

【図面の簡単な説明】

【図1】本発明に係る液晶表示装置の実施形態1を示す1画素部分の平面図。

【図2】図1のA-A線で液晶表示装置を切断した状態を示す断面図。

【図3】図1のB-B線で液晶表示装置を切断した状態を示す断面図。

【図4】本発明に係る液晶表示装置の実施形態2を示す1画素部分の平面図。

【図5】図4のC-C線で液晶表示装置を切断した状態を示す断面図。

【図6】図4のD-D線で液晶表示装置を切断した状態を示す断面図。

【図7】本発明に係る液晶表示装置の駆動方法を示す実施形態3の電圧波形図。

【図8】本発明に係る液晶表示装置の駆動方法を示す実

【図 9】実施形態 4 におけるテスト液晶セルを用いたディスクリネーションサイズと実効電圧との関係を示すグラフ。

【図 10】実施形態 4 におけるテスト液晶セルを用いたディスクリネーション消失時間と実効電圧との関係を示すグラフ。

【図 11】ディスクリネーションのサイズと絶縁間隔との関係を示す説明図。

【図 12】従来の液晶表示装置の 1 画素部分を示す平面図。

【図 13】液晶表示装置におけるラビング方向を示す説明図。

【図 14】液晶の配向状態を示す説明図。

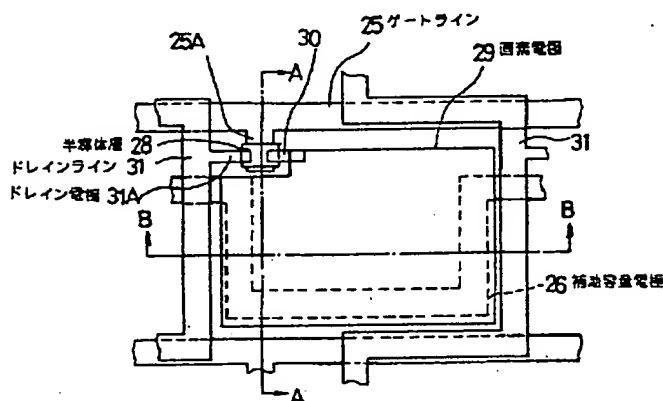
【図 15】図 12 の E-E 線で液晶表示装置を切断した状態を示す断面図。

【図 16】図 12 の F-F 線で液晶表示装置を切断した状態を示す断面図。

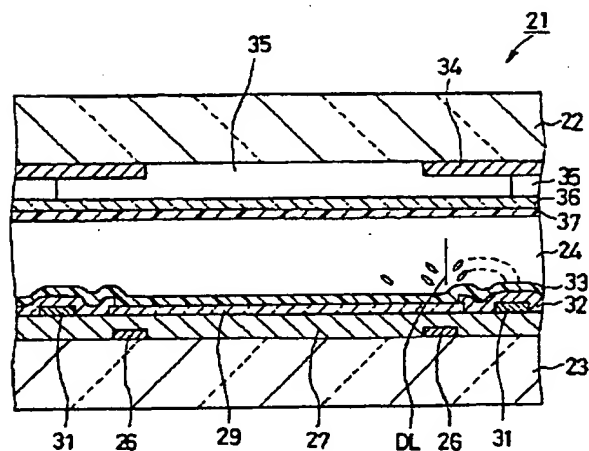
【符号の説明】

- 21 液晶表示装置
- 24 液晶
- 25 ゲートライン
- 26 補助容量電極
- 29 半導体層
- 31 ドレインライン
- 33 後配向膜
- 34 ブラックマトリクス
- 36 共通電極
- 37 前配向膜
- DL ディスクリネーションライン

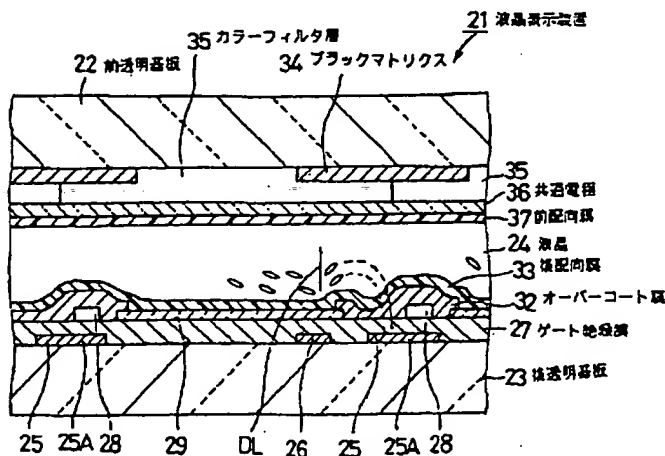
【図 1】



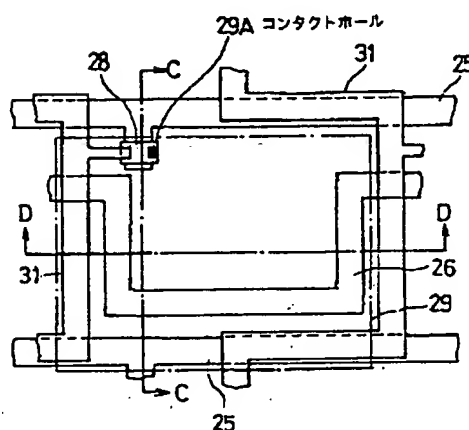
【図 3】



【図 2】

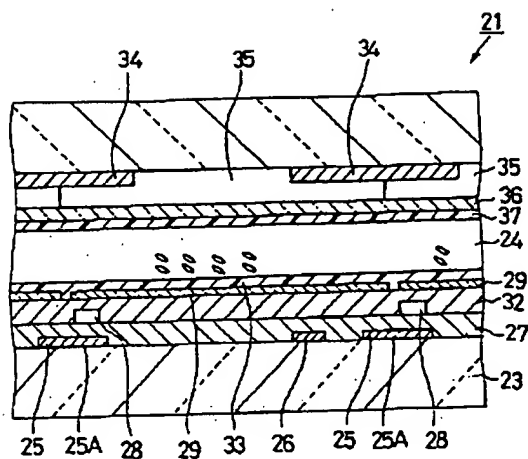


【図 4】

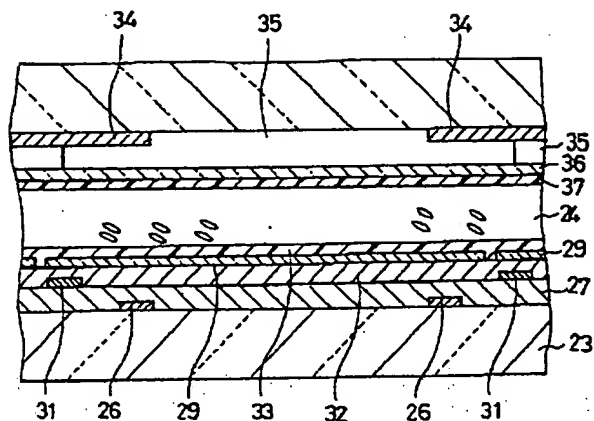


(6)

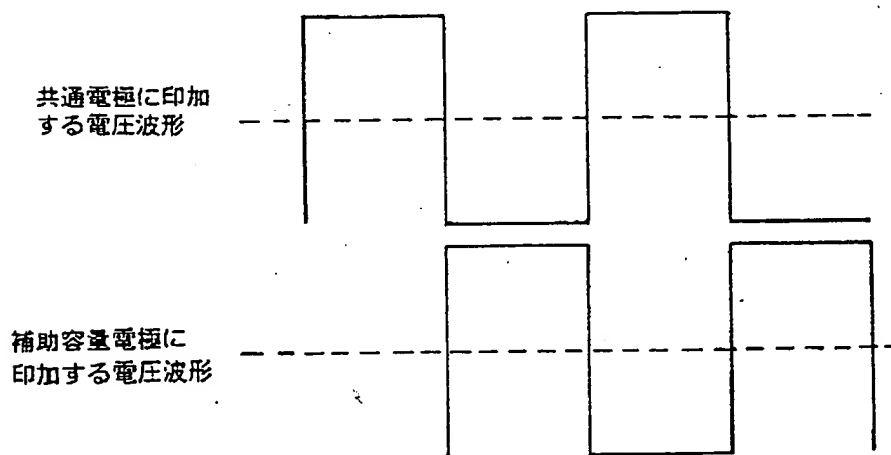
【図5】



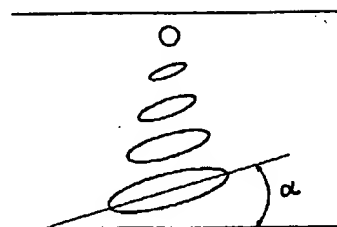
【図6】



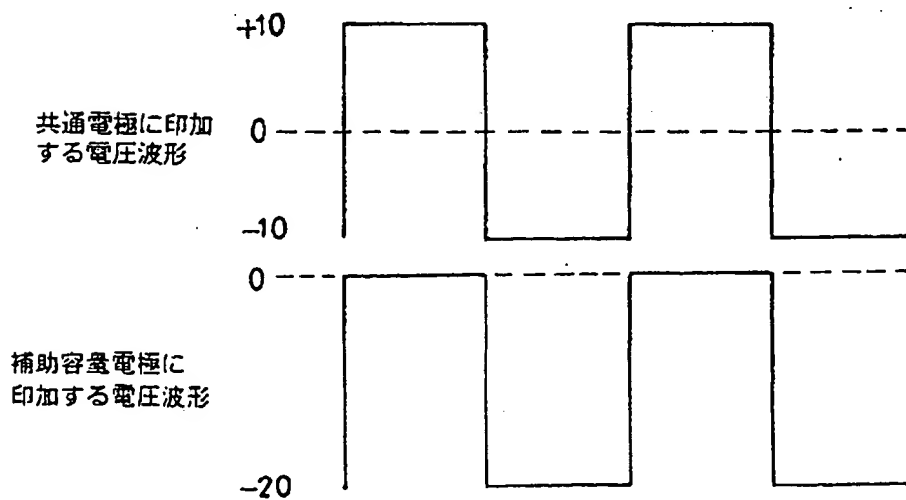
【図7】



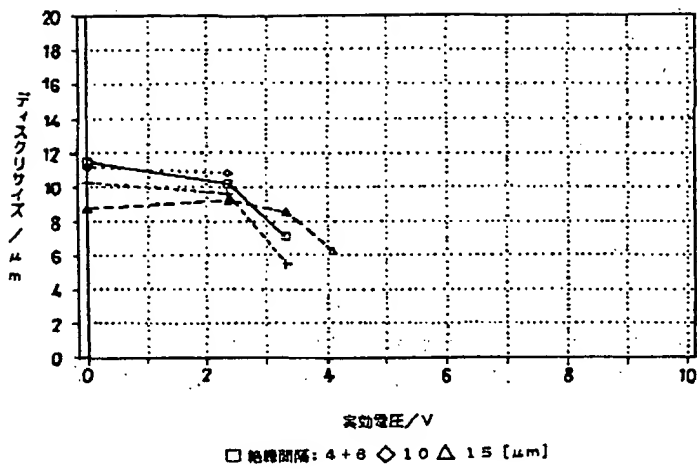
【図14】



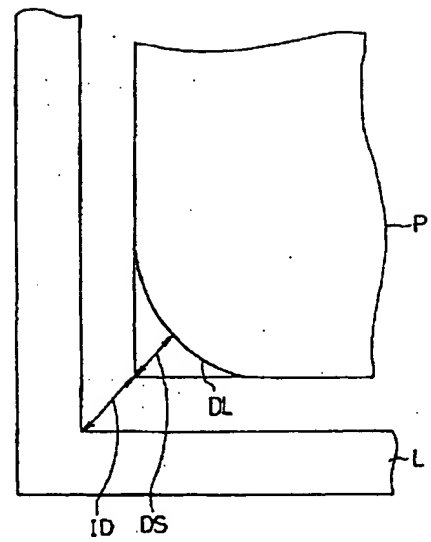
【図8】



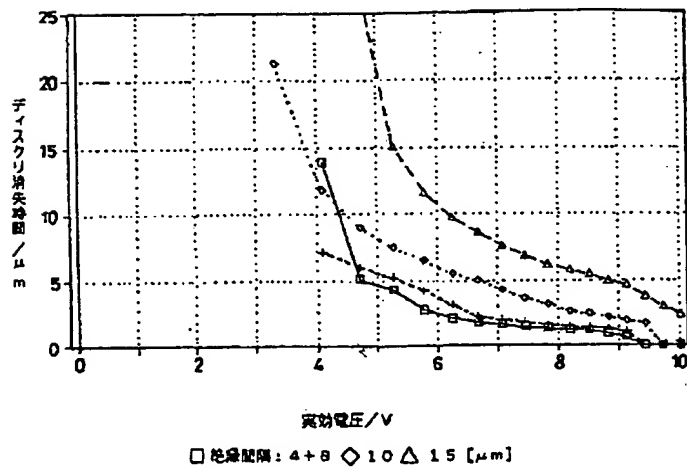
【図9】



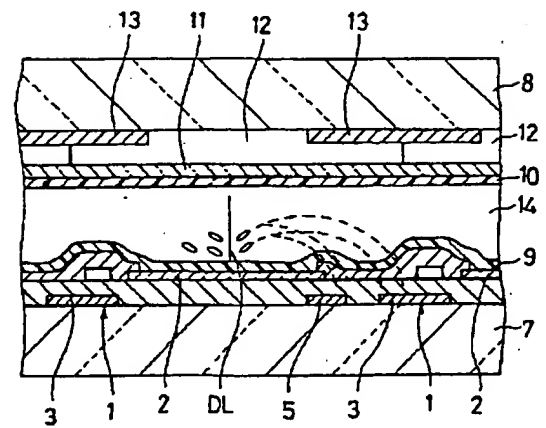
【図11】



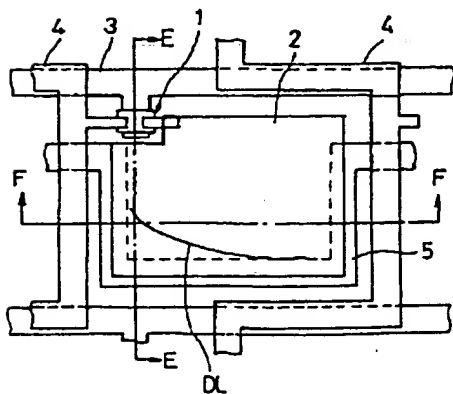
【図10】



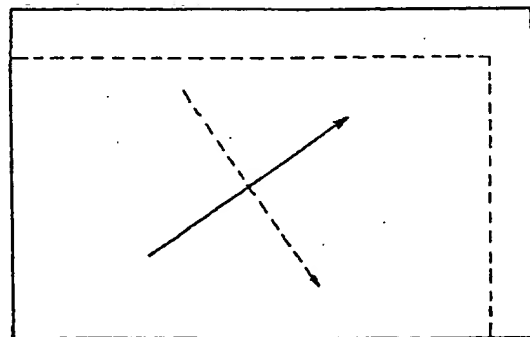
【図15】



【図12】

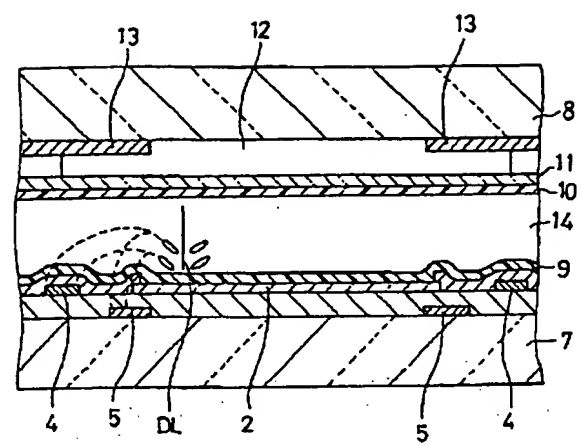


【図13】



(8)

【圖 16】



BEST AVAILABLE COPY

**Publication of Unexamined Patent Application (Kokai
Publication) No. 10-339860**

Date of Publication: December 22, 1998

Date of Filing: June 6, 1997

Application No.: 9-163513

Inventor: Yasushi NAKAJIMA

Applicant: CASIO COMPUTER CO., LTD.

Title of the Invention: LIQUID CRYSTAL DISPLAY DEVICE AND
METHOD OF DRIVING THE SAME

What is claimed is:

1. A liquid crystal display device characterized in that an auxiliary capacitance electrode formed along the periphery of a pixel area is entirely covered with a pixel electrode via an insulating film.

2. A liquid crystal display device characterized in that an auxiliary capacitance electrode and signal lines formed along the periphery of a pixel area are entirely covered with a pixel electrode via an insulating film.

3. The liquid crystal display device according to Claim 2, wherein the signal lines are a gate line and a drain line.

4. A liquid crystal display device characterized in that the pixel electrode is extended such that an electric field formed between a pixel electrode and an auxiliary capacitance electrode is not turned toward a liquid crystal side.

5. A method of driving a liquid crystal display device, characterized in that a waveform applied to an auxiliary capacitance electrode is shifted relative to a waveform applied to a common electrode in terms of a voltage value so as to generate a vertical electric field between the auxiliary capacitance electrode and the common electrode.

[0012]

(First Embodiment)

Fig. 1 is a plan view showing one pixel portion on a rear transparent substrate side of a liquid crystal display device according to a first embodiment of the present invention; Fig. 2 is a cross section of the liquid crystal display device cut off along line A-A of Fig. 1; and Fig. 3 is a cross section of the liquid crystal display cut off along line B-B of Fig. 1.

[0013]

In the figures, the reference numeral 21 indicates a liquid crystal display device. The liquid crystal display device consists of a front transparent substrate 22 side and a rear transparent substrate 23 side, which are opposed to each other through a sealing material (not shown), and a liquid crystal 24 sealed in a gap between both the substrates. Incidentally, a back light system that is not shown is disposed behind in the present embodiment.

[0014]

First, the constitution of the rear transparent substrate 23 side is explained using Fig. 1 through Fig. 3. For example, a front surface of the rear transparent substrate 23 made of glass is pattern formed with a gate line 25 (including a gate electrode 25A) and an auxiliary capacitance electrode 26, both of which are made of the same metal material. A gate insulating film 27 made of SiN,

for example, is formed in a manner so as to cover the rear transparent substrate 23, the gate line 25 and the auxiliary capacitance electrode 26. In the present embodiment, pixels are arranged taking what is called a delta arrangement. For example, the gate lines 25 are formed in a manner so as to be parallel to one another in the row direction. The auxiliary capacitance electrode 26 is formed in a manner so as to take a roughly U-shape alongside of three sides within one pixel. The auxiliary capacitance electrodes 26 of adjacent pixel areas are continuously and integrally formed. On the gate insulating film 27, a semiconductor layer 28 made of amorphous silicon is pattern-formed. A pixel area on the gate insulating film 27 is formed with a roughly rectangular-shaped pixel electrode 29 in a manner so as to cover the roughly U-shaped auxiliary capacitance electrode 26 entirely. To this pixel electrode 29, a source electrode 30 providing an electrical connection to a source side is connected. A drain line 31 made of the same material as that of the source electrode 30 is formed in a roughly zigzag shape, for example, in the column direction. From the drain line 31, a drain electrode 31A providing an electrical connection to the drain side of the semiconductor layer 28 is extendedly formed. An overcoat film 32 is formed on them, however, this overcoat film 32 is provided with an

opening so that only the pixel electrode 29 is exposed. Furthermore, on a front surface of the rear transparent substrate 23 side having the above constitution, a rear orientation film 33 is formed. This orientation film 33 is
5 subjected to rubbing treatment in the direction of a dashed-line arrow shown in Fig. 13.

[0015]

For example, a black matrix 34 is formed on a rear surface of the front transparent substrate 22 made of
10 glass so as not to be positioned at a region corresponding to the pixel electrode region when the front and rear substrates 22, 23 are laminated. On rear surfaces of the front transparent substrate 22 and the black matrix 34, a color filter layer 35 is formed with predetermined color
15 arrangement in correspondence with each of the pixels. Furthermore, a transparent common electrode 36 made of ITO is formed over the entire display area on a rear surface of the color filter layer 35. Similarly, a front orientation film 37 is formed over the entire display area on a rear
20 surface of the common electrode 36. A rear surface of this front orientation film 37 is subjected to rubbing treatment in the direction of a solid-line arrow shown in Fig. 13. That is, the front transparent substrate 22 side having the above constitution and the rear transparent substrate 23
25 side are disposed so that both of the orientation films are

opposed to each other and that the color filter layer 35 corresponds to the pixel electrode 29, then the substrates are laminated with a sealing material (not shown) to seal the liquid crystal 24, whereby the liquid crystal display device 24 is constructed.

[0016]

In the present embodiment, the roughly U-shaped auxiliary capacitance electrode 26 formed alongside of the perimeter of the pixel area is entirely covered with the pixel electrode 29. Thereby, as shown in Figs. 2 and 3, an electric field, which is formed between the auxiliary capacitance electrode 26 and the pixel electrode, is not formed in the upper part of the pixel electrode 29. Thus, the orientation of liquid crystal molecules within the pixel area is not changed due to the electric field. Although transverse electric fields are generated between the gate line 25 and the pixel electrode 29, and between the drain line 31 and the pixel electrode 29, these parts are located at regions to overlap with the black matrix 34. Thus, the display is not affected by disclination.